

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-252292

(43)Date of publication of application : 09.09.1994

(51)Int.Cl.

H01L 23/28

(21)Application number : 05-056420

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 22.02.1993

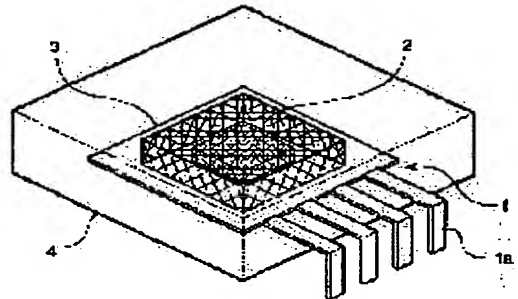
(72)Inventor : MURATA KAZUO
MIZUE TOSHIO

(54) SEMICONDUCTOR PACKAGE

(57)Abstract:

PURPOSE: To obtain a novel structure of resin packages of non-conductive material for housing semiconductor devices.

CONSTITUTION: The title semiconductor package consists of a semiconductor chip 2, an element or integrated circuit, and a molded resin 4 in which the semiconductor chip 2 is buried. It also comprises a wire net 3 buried in the molded resin so that it will provide the semiconductor chip 2 with shielding, and the wire net 3 is selected so that it will not interfere with the filling of resin in transfer molding.



LEGAL STATUS

[Date of request for examination] 17.11.1999

[Date of sending the examiner's decision of rejection] 26.06.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-252292

(43)公開日 平成6年(1994)9月9日

(51)IntCl.

H01L 23/28

識別記号

庁内整理番号

Z 8617-4M

FI

技術表示箇所

審査請求 未請求 請求項の数1 FD (全4頁)

(21)出願番号 特願平5-56420

(22)出願日 平成5年(1993)2月22日

(71)出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72)発明者 村田 和夫

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(72)発明者 水江 俊雄

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

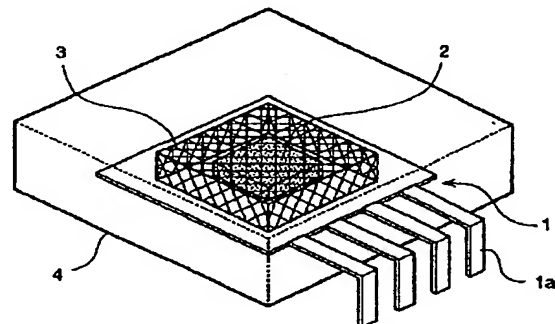
(74)代理人 弁理士 越場 隆

(54)【発明の名称】 半導体パッケージ

(57)【要約】 (修正有)

【目的】半導体装置を収容するパッケージであって、パッケージ材料に導電性のない樹脂パッケージの新規な構成に関する。

【構成】素子または集積回路である半導体チップ2と、該半導体チップ2を埋設したモールド樹脂4とを含む半導体パッケージにおいて、更に、該半導体チップ2に対してシールドを形成するように、該モールド樹脂中に埋設された金網3を備え、該金網3がトランスファモールド時の樹脂の充填を妨げないように選択されている。



【特許請求の範囲】

【請求項1】素子または集積回路である半導体チップと、該半導体チップを埋設したモールド樹脂とを含む半導体パッケージにおいて、該半導体チップに対して電磁シールドを形成するように該モールド樹脂中に埋設された導電性の金網を備えることを特徴とする半導体パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体パッケージに関する。より詳細には、本発明は、半導体装置を収容するパッケージであって、パッケージ材料に導電性のない樹脂パッケージの新規な構成に関する。

【0002】

【従来の技術】近年の半導体集積回路技術の急速な進歩により、集積回路の高集積化、高機能化には目を見張るものがある。また、実際に製品化された各種の電子機器では、既に高集積化されている種々の集積回路が高い実装密度で実装されており、集積回路間での雑音の遮断が重要な課題になっている。

【0003】一方、半導体装置用のパッケージは、ガラス、セラミック、樹脂、メタル等の種々のものが用途に応じて使用されているが、生産性とコストの観点から、トランスファモールドあるいはインジェクションモールドによる樹脂パッケージの利用が拡大している。

【0004】

【発明が解決しようとする課題】ところで、樹脂パッケージはそれ自体にはシールド機能がない。従って、この種のパッケージを使用した電子機器でシールドが必要な場合、パッケージを母基板上に実装した後に、基板全体あるいはそのパッケージを含む基板上の特定の領域にシールド部材を装着している。

【0005】しかしながら、このような方法では、実際にシールドが必要なパッケージの寸法からすると非常に大きな寸法のシールド部材が必要になる。また、特に同じ基板上で相互にシールドする必要があるものが実装されている場合に、基板上でシールド部材が占める領域が非常に大きくなる。このため、シールドの必要な電子機器では実装密度が著しく低下するという問題があった。

【0006】また、半導体パッケージとは別にシールド部材を装着する工程が必要になるので、その半導体パッケージを使用する電子機器の組立て工数が増加し、最終的な電子機器の生産性も低下するという問題がある。

【0007】更に、集積回路に対してシールドが必要な場合、メタルパッケージを使用することもできるが、メタルパッケージは非常にコストが高いため製品に採用できる分野は限られてしまう。

【0008】そこで、本発明は、上記従来技術の問題点を解決して、低コストで生産性に優れ、且つ、シールド機能を有する新規な半導体パッケージを提供することを

その目的としている。

【0009】

【課題を解決するための手段】本発明に従うと、素子または集積回路である半導体チップと、該半導体チップを埋設したモールド樹脂とを含む半導体パッケージにおいて、該半導体チップに対して電磁シールドを形成するように、該モールド樹脂中に埋設された導電性の金網を備えることを特徴とする半導体パッケージが提供される。

【0010】

【作用】本発明に係る半導体パッケージは、樹脂パッケージの製造工程を実質的に変更することなくトランスファモールドにより製造することができるシールド部材を内蔵した半導体パッケージである。

【0011】即ち、トランスファモールドによる樹脂製半導体パッケージは生産性の高さや低コストという点では好ましい構造であるが、内部の半導体素子または集積回路チップに対するシールド機能はなかった。従って、従来は、パッケージとは別にシールド部材を実装するか、高価なメタルパッケージを使用しなければならなかった。

【0012】これに対して、本発明に係る半導体パッケージは、モールド樹脂中にシールド部材を埋設することにより、樹脂パッケージでありながらシールド機能を有する新規な半導体パッケージを実現している。

【0013】また、樹脂パッケージの表面にシールド部材を装着したりモールド樹脂中に単純に金属部材を埋設しようとする、トランスファモールド工程を繰り返す等、従来よりも半導体パッケージの製造工程が増加することが避けられなかった。

【0014】これに対して、本発明に係る半導体パッケージでは、シールド部材として金網を使用しており、リードフレームや半導体チップと共にシールド部材を一括してモールドすることを可能としている。即ち、シールド部材として金網を使用することにより、注入した樹脂が金網の開口を通過して内部まで充填されるので、樹脂層に欠陥が生じることがない。また、樹脂層の内部にシールド部材を埋設した樹脂パッケージを1回のトランスファモールド工程で製造することができる。

【0015】また、上記金網により形成されたシールド部材は、何らかの形で接地に接続されるように構成することが望ましい。即ち、その半導体パッケージに収容された半導体チップのグラウンド端子、電源線等に接続したり、無接続のリードピンのひとつに接続してパッケージ外部で接地できるようにしたりすることが好ましい。このような構成によりシールドの性能は著しく向上される。

【0016】尚、本発明に係る半導体パッケージにおいてシールド部材として使用する金網は、良導体で、樹脂が充分に通過する開口を有するものならば、任意の材料を選択することができる。但し、半導体パッケージの実

際の製造工程においてリードフレーム等の部材に接合することを考慮すると、銅合金、鉄系合金、ステンレス等の金網を使用することが好ましい。また、シールドとしての機能を考えると、織金網よりも、ラス加工やパンチング加工により1枚の金属部材から製造された金網を使用することが有利である。

【0017】以下、実施例を挙げて本発明をより具体的に説明するが、以下の開示は本発明の一実施例に過ぎず、本発明の技術的範囲を何ら限定するものではない。

【0018】

【実施例】図1は、本発明に係る半導体パッケージの具体的な構成例を示す図である。

【0019】同図に示すように、リードピン1aを含むリードフレーム1上に装荷された半導体チップ2およびシールド部材3を、モールド樹脂4によって一括してモールドすることにより構成されている。

【0020】ここで、シールド部材としての金網は、38メッシュの銅合金製金網であり、を14mm×16mm×4mmの1面が開放された立方体に整形したものである。また、モールド樹脂としては、住友ベークライト社製のEM E6300Hを使用した。更に、形成温度を摂氏175度とし、樹脂注入時の樹脂堆積速度を760mm³/秒とした。

【0021】尚、シールド部材としての金網は、レーザ溶接または抵抗溶接によりリードフレームに対して固定し、トランスファモールド工程において金網が移動しないようにした。

【0022】図2は、本発明に係る半導体パッケージの他の実施態様を示す図である。

【0023】図2(a)に示す態様では、基本的な構成は図1に示したものと同じであるが、シールド部材3として使用されている金網の形状が異なっている。即ち、ここで使用されている金網は、帯状のものを曲げて、2箇所でリードフレーム1に接合されている。このような構成では、生産性や金網の歩留りが向上される一方、シールドとしての実質的な機能はほとんど低下しない。

【0024】また、図2(b)に示す態様では、シールド部材3は、パッケージ内の1対の半導体チップ2aと2bとの間をシールドするように構成されている。即ち、この態様では、シールド3としての金網は板状で、半導体チップ2aトランスファモールド2へとの間で直立するようにリードフレーム1に接合されている。

【0025】

【発明の効果】以上説明したように、本発明によれば、生産性が高く、製造コストの低い樹脂パッケージでありながらシールド機能を備えた半導体パッケージが提供される。また、この半導体パッケージは、従来の半導体パッケージと実質的に同じ工程で製造することができる。

【図面の簡単な説明】

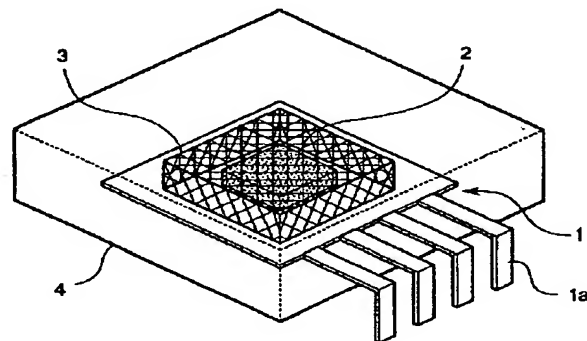
【図1】本発明に係る半導体パッケージの具体的な構成例を示す図である。

【図2】本発明に係る半導体パッケージの他の実施態様を示す図である。

【符号の説明】

1・・・リードフレーム、 1a・・・リードピン、 2、 2a、 2b・・・半導体チップ、 3・・・シールド部材、 4・・・モールド樹脂

【図1】



【図2】

